

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-240190

(43)Date of publication of application : 07.09.1999

(51)Int.Cl.

B41J 2/335

B41J 2/345

(21)Application number : 10-046007

(71)Applicant : KYOCERA CORP

(22)Date of filing : 26.02.1998

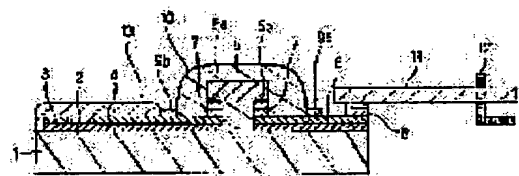
(72)Inventor : KATO KENICHI

## (54) THERMAL HEAD

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To expose a surface of an external connection gold-plated layer in a good state when an external wiring board is soldered by forming a belt-shaped gold-plated layer extending nearly parallel to a longitudinal direction of a driver IC at an area between an IC connection gold-plated layer and the external connection gold-plated layer.

**SOLUTION:** A heat-generating element array of a plurality of heat-generating elements 2 and a rectangular driver IC5 arranged nearly parallel to the heat-generating element array are set at an upper face of an insulating substrate 1. An IC connection gold-plated layer 7 is formed at an upper face of one end of the insulating substrate 1 to be soldered to a terminal 5a of the driver IC5. An external connection gold-plated layer 8 is provided at the upper face of the other end to be soldered to a wiring of an external wiring board 11. A ground electrode wiring 6 connected to the heat-generating elements 2 via the driver IC5 or the like and a protecting resin 10 coating the driver IC5 are fitted. A belt-shaped gold-plated layer 9a extending nearly parallel to a longitudinal direction of the driver IC5 is formed at a surface of the ground electrode wiring 6 in a region between the IC connection gold-plated layer 7 and external connection gold-plated layer 8. An edge position of the protecting resin 10 is set by the plated layer 9a.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-240190

(43) 公開日 平成11年(1999) 9月7日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

B 4 1 J 2/335  
2/345

B 4 1 J 3/20

1 1 0  
1 1 3 K

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号 特願平10-46007

(22) 出願日 平成10年(1998) 2月26日

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田鳥羽殿町6番地

(72) 発明者 加藤 謙一

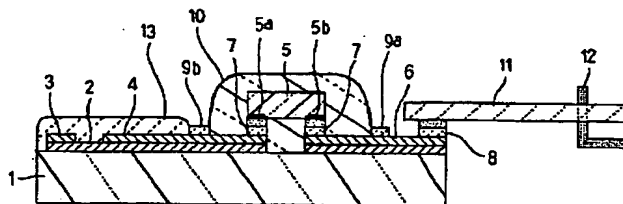
鹿児島県始良郡準人町内999番地3 京セラ株式会社準人工場内

(54) 【発明の名称】 サーマルヘッド

(57) 【要約】

【課題】 保護樹脂を形成するために塗布される液状前駆体が外部配線基板との接続部近傍まで流れて半田付けの障害となっていた。

【解決手段】 絶縁基板1の上面に、複数の発熱素子2から成る発熱素子列と、該発熱素子列と略平行に配置される矩形状のドライバーIC5と、一端側上面にドライバーIC5の端子5aに半田接合するためのIC接続用金メッキ層7が、他端側上面に外部配線基板11の配線に半田接合するための外部接続用金メッキ層8が被着され、前記ドライバーIC5等を介して発熱素子2に接続されるグランド電極配線6と、ドライバーIC5を被覆する保護樹脂10と、を装着させて成り、前記グランド電極配線6の表面で、かつIC接続用金メッキ層7と外部接続用金メッキ層8との間の領域に、ドライバーIC5の長さ方向と略平行に延びる帯状金メッキ層9aを形成し、該メッキ層9aでもって保護樹脂10のエッジの位置を設定する。



## 【特許請求の範囲】

【請求項1】絶縁基板の上面に、複数の発熱素子を直線状に配列した発熱素子列と、該発熱素子の各一端に接続される共通電極配線と、前記発熱素子の各他端に接続される複数の個別電極配線と、前記個別電極配線に電気的に接続され、前記発熱素子列と略平行に配置される矩形状のドライバーICと、一端側上面に前記ドライバーICの端子に半田接合するためのIC接続用金メッキ層が、他端側上面に外部配線基板の配線に半田接合するための外部接続用金メッキ層が被着され、前記ドライバーIC及び個別電極配線を介して発熱素子に電気的に接続されるグランド電極配線と、前記ドライバーICを被覆する保護樹脂と、を装着させて成り、前記共通電極配線及びグランド電極配線間に印加される電源電力によって前記発熱素子を発熱・駆動させるサーマルヘッドであって、

前記グランド電極配線の表面で、かつ前記IC接続用金メッキ層と外部接続用金メッキ層との間の領域に、ドライバーICの長さ方向と略平行に延びる帯状金メッキ層を形成し、該帯状金メッキ層で前記保護樹脂のエッジの位置を設定したことを特徴とするサーマルヘッド。

【請求項2】前記IC接続用金メッキ層を単一のグランド電極配線上に複数個、設けるとともに、これらIC接続用金メッキ層をドライバーICの長さ方向に沿って一列もしくは千鳥状に配列し、前記帯状金メッキ層の一部を隣接するIC接続用金メッキ層間の領域に向かって延在せしめたことを特徴とする請求項1に記載のサーマルヘッド。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明はワードプロセッサやファクシミリ等のプリンタ機構として組み込まれるサーマルヘッドに関するものである。

## 【0002】

【従来の技術】従来、ワードプロセッサ等のプリンタ機構として組み込まれるサーマルヘッドは、例えば図4に示す如く、アルミナセラミックス等から成る絶縁基板21の上面に、複数の発熱素子22を直線状に配列した発熱素子列と、該発熱素子22の両端に接続される共通電極配線23及び個別電極配線24と、前記発熱素子22を外部からの印画データに基づいて選択的に発熱させるドライバーIC25と、一端側上面に前記ドライバーIC25の端子25aに半田接合するためのIC接続用金メッキ層27が、他端側上面に図示しない外部配線基板の配線に半田接合するための外部接続用金メッキ層28が被着され、前記ドライバーIC25及び個別電極配線24を介して前記発熱素子22に電気的に接続されるグランド電極配線26と、をそれぞれ装着した構造を有しており、かかるサーマルヘッドは、前記ドライバーIC25の駆動によって共通電極配線23及びグランド電

極配線26間に電源電力を印加し、発熱素子22を個々に選択的に発熱させるとともに、該発熱した熱を感熱紙等の感熱記録媒体に伝導させ、感熱記録媒体に所定の印画を形成することによってサーマルヘッドとして機能する。

【0003】そして、このようなサーマルヘッドのドライバーIC25は、大気中に含まれている水分等の接触による腐食や感熱記録媒体の摺接等から保護するためにエポキシ樹脂等から成る保護樹脂29によって被覆される。尚、前記保護樹脂29は、液状に成したエポキシ樹脂の前駆体をディスペンサー等を用いて絶縁基板上面のドライバーIC25が実装されている領域に塗布し、これを高温で加熱・硬化させることによって形成される。

## 【0004】

【発明が解決しようとする課題】しかしながら、この従来のサーマルヘッドにおいては、保護樹脂29を絶縁基板21上に形成する際、絶縁基板21上に塗布される液状前駆体がドライバーIC25の両側に向かって流れ出すことにより、その塗布幅が不所望に広がってしまうことがあった。このようにして広がった液状前駆体の一部がグランド電極配線26の他端に設けた外部接続用金メッキ層28の近傍まで流れてきた場合、その付近には前駆体溜まりZが形成され、外部接続用金メッキ層28がこの前駆体溜まりZ中に埋没してしまう。そのため、外部配線基板をグランド電極配線26に半田付けしようとしても前述の前駆体溜まりZが障害となって良好に半田付けすることができず、また外部配線基板を良好に半田付けするには、前述の前駆体溜まりZをエッチング等によって除去しなければならず、これによってサーマルヘッドの生産性が著しく低下していた。

【0005】また上述した従来のサーマルヘッドにおいては、ドライバーIC25が絶縁基板21上にフェースダウンボンディングされており、絶縁基板21の上面とドライバーIC25の下面との間には40～50μm程度の僅かな隙間が形成される。このため、保護樹脂29を形成するにあたって液状前駆体をドライバーIC25の実装領域に塗布した際、液状前駆体を前述の隙間に良好に流し込むことができず、隙間内には大きな気泡が残存することとなる。このような気泡に前駆体を硬化させる際の熱やサーマルヘッドの使用時の熱などが印加されると、気泡の熱膨張によってドライバーIC25の位置ズレや、グランド電極配線26とドライバーIC25との半田接合部の破損が誘発され、これによってもサーマルヘッドの生産性や信頼性が低下していた。

## 【0006】

【課題を解決するための手段】本発明は上記欠点に鑑み案出されたもので、本発明のサーマルヘッドは、絶縁基板の上面に、複数の発熱素子を直線状に配列した発熱素子列と、該発熱素子の各一端に接続される共通電極配線と、前記発熱素子の各他端に接続される複数の個別

電極配線と、前記個別電極配線に電氣的に接続され、前記発熱素子列と略平行に配置される矩形状のドライバーICと、一端側上面に前記ドライバーICの端子に半田接合するためのIC接続用金メッキ層が、他端側上面に外部配線基板の配線に半田接合するための外部接続用金メッキ層が被着され、前記ドライバーIC及び個別電極配線を介して発熱素子に電氣的に接続されるグランド電極配線と、前記ドライバーICを被覆する保護樹脂と、を装着させて成り、前記共通電極配線及びグランド電極配線間に印加される電源電力によって前記発熱素子が発熱・駆動させるサーマルヘッドであって、前記グランド電極配線の表面で、かつ前記IC接続用金メッキ層と外部接続用金メッキ層との間の領域に、ドライバーICの長さ方向と略平行に延びる帯状金メッキ層を形成し、該帯状金メッキ層で前記保護樹脂のエッジの位置を設定したことを特徴とするものである。

【0007】また本発明のサーマルヘッドは、前記IC接続用金メッキ層を単一のグランド電極配線上に複数個、設けるとともに、これらIC接続用金メッキ層をドライバーICの長さ方向に沿って一列もしくは千鳥状に配列し、前記帯状金メッキ層の一部を隣接するIC接続用金メッキ層間の領域に向かって延在せしめたことを特徴とするものである。

【0008】

【発明の実施の形態】以下、本発明を添付図面に基づいて詳細に説明する。図1は本発明の一形態にかかるサーマルヘッドの平面図、図2は図1のX-X線断面図、図3は図1のサーマルヘッドに設けられる各種金メッキ層のパターンを示す要部拡大図であり、1は絶縁基板、2は発熱素子、3は共通電極配線、4は個別電極配線、5はドライバーIC、6はグランド電極配線、7はIC接続用金メッキ層、8は外部接続用金メッキ層、9aは帯状金メッキ層、10は保護樹脂である。

【0009】前記絶縁基板1は、アルミナセラミックスやガラス等の電気絶縁性材料により矩形状をなすように形成され、その上面で発熱素子列や共通電極配線3、複数の個別電極配線4、複数のドライバーIC5、複数のグランド電極配線6、保護樹脂10等を支持するようになっている。

【0010】前記絶縁基板1は、例えばアルミナセラミックスから成る場合、アルミナ、シリカ、マグネシア等のセラミック原料粉末に適当な有機溶媒、有機溶剤を添加・混合して泥漿状に成すとともに、これを従来周知のドクターブレード法等を採用することによってセラミックグリーンシートを得、しかる後、該セラミックグリーンシートに打ち抜き加工法を施して矩形状となし、これを高温(約1600℃)で焼成することによって製作される。

【0011】またこのような絶縁基板1の上面には該基板1の長さ方向に沿って発熱素子列が装着される。前記

発熱素子列は、複数の発熱素子2を直線状に配列して構成されており、これら発熱素子2は1走査線分の画素に対応するように例えば600dpiの線密度で配列される。

【0012】前記発熱素子2は、その各々がTa-N系、Ta-Si-O系、Ti-Si-O系などの電気抵抗材料により形成されているため、後述する共通電極配線3及び個別電極配線4を介して外部電源からの電力が印加されるとジュール発熱を起こし、感熱紙等の感熱記録媒体に印画を形成するのに必要な温度となる。

【0013】尚、前記発熱素子2は、前述の電気抵抗材料を従来周知のスパッタリング法及びフォトリソグラフィ技術等を採用し、所定厚み、所定パターンに被着させることによって絶縁基板1の上面に形成される。

【0014】また前記発熱素子2の両端には前記発熱素子2に電力を印加するための共通電極配線3及び個別電極配線4が電氣的に接続される。前記共通電極配線3は、発熱素子2の各一端に共通に接続されており、絶縁基板1の一方の長辺と2つの短辺とに沿ってコの字状にパターンニングされた上、後述する外部配線基板11を介して外部電源のプラス(+)極側の端子に電氣的に接続される。

【0015】一方、前記個別電極配線4は、発熱素子2の各他端に個々に接続されており、後述するドライバーIC5の内部に設けられているスイッチングトランジスタ等のスイッチ手段(図示せず)やグランド電極配線6等を介して外部電源のマイナス(-)極側の端子に電氣的に接続される。

【0016】尚、前記外部電源は、例えば、プラス(+)極側の端子を24Vの電位に、またマイナス(-)極側の端子を0Vの電位に保持するようになり、これによって共通電極配線3及びグランド電極配線6間に24Vの電位差を設け、この電位差に相当する電圧を発熱素子2に印加することによって発熱素子2が発熱・駆動する。

【0017】このような共通電極配線3及び個別電極配線4は、アルミニウム等の金属を従来周知のスパッタリング法及びフォトリソグラフィ技術等を採用し、所定厚み、所定パターンに被着させることによって絶縁基板1の上面に形成される。

【0018】また、前記個別電極配線4の一部上面にはIC接続用金メッキ層7が被着され、該IC接続用金メッキ層7を介してドライバーIC5の出力端子5aに電氣的に接続される。前記ドライバーIC5は、その各々が矩形状を成しており、長さ方向を発熱素子列と略平行に配置して一列に並べられる。前記ドライバーIC5は、その内部にスイッチングトランジスタ等のスイッチ手段や外部からの印画データを保持するためのラッチ、1ライン分の印画データをクロック信号に同期してシリアル転送するためのシフトレジスタ等を有しており、前

記発熱素子2を個々に選択的に発熱させる作用、より具体的には、外部よりストローブ信号が供給されている間、ラッチに格納されている印画データに基づいて、発熱素子2に印加される電力のオン・オフを個々に制御する作用を為す。

【0019】これら複数のドライバーIC5は、従来周知のフェースダウンボンディング法を採用し、その下面に設けられた複数個の端子5a、5bを後述するIC接続用金メッキ層7を介して個別電極配線4やグランド電極配線6等に半田接合させることによって絶縁基板1の上面に取着・実装される。尚、この場合、前記絶縁基板1の上面とドライバーIC5の下面との間には40～50μm程度の隙間が形成されることとなる。

【0020】また、前記絶縁基板1の上面には、前記ドライバーIC5のグランド端子5bに電氣的に接続されるグランド電極配線6が取着される。前記グランド電極配線6は、一端側上面に前記ドライバーIC5のグランド端子5bに半田接合するためのIC接続用金メッキ層7が、他端側上面に外部配線基板11の配線（図示せず）に半田接合するための外部接続用金メッキ層8がそれぞれ被着されており、その一端側で前記ドライバーIC5及び個別電極配線4を介して発熱素子2に電氣的に接続され、他端側で後述する外部配線基板11を介して電源のマイナス（－）極側の端子に電氣的に接続される。

【0021】また前記グランド電極配線6上に設けたIC接続用金メッキ層7及び外部接続用金メッキ層8は、グランド電極配線6をドライバーIC5のグランド端子5bや外部配線基板11の配線に対して半田接合する際、その半田濡れ性を良好になすためのものであり、これら金メッキ層7、8が被着されている箇所でのみグランド電極配線6をドライバーIC5の端子5aや外部配線基板11の配線に半田接合させる。前記IC接続用金メッキ層7は、図3に示す如く、個々のグランド電極配線6上に複数個ずつ、ドライバーIC5の長さ方向に沿って一列に設けられる。

【0022】尚、前記グランド電極配線6は、前述した共通電極配線3や個別電極配線4と同様に、アルミニウム等の金属を従来周知のスパッタリング法及びフォトリソグラフィ技術等を採用し、所定厚み、所定パターンに被着させることによって絶縁基板1の上面に形成される。

【0023】また前記IC接続用金メッキ層7及び外部接続用金メッキ層8は、従来周知の電界メッキ法等を採用し、グランド電極配線6上に2.0～5.0μmの厚みに被着させることによって同時に形成される。

【0024】そして、前記グランド電極配線6の表面で、かつ前記IC接続用金メッキ層7と外部接続用金メッキ層8との間の領域には、ドライバーIC5の長さ方向と略平行に延びる帯状金メッキ層9aが形成される。

【0025】前記帯状金メッキ層9aは、前述したIC接続用金メッキ層7や外部接続用金メッキ層8と同一の厚み（2.0～5.0μm）で、かつ同質の金（Au）により、複数個のIC接続用金メッキ層7と外部接続用金メッキ層8との間に壁を作るように形成されており、その一部を隣接するIC接続用金メッキ層7-7間の領域に向かって延在させている。

【0026】前記帯状金メッキ層9aは、後述する保護樹脂10を形成するエポキシ樹脂（液状前駆体）の濡れ性が悪いことから、保護樹脂10を絶縁基板1上に形成する際、液状前駆体の流れを良好にせき止めて保護樹脂10のエッジの位置を設定することができ、液状前駆体が帯状金メッキ層9aを越えて外部配線基板11との半田接合部に向かって広がろうとするのを有効に防止することができる。この結果、外部配線基板11の半田付けを行うにあたって外部接続用金メッキ層8の表面を良好な状態で露出させておくことができるようになり、サーマルヘッドの生産性が向上される。

【0027】また前記帯状金メッキ層9aは、その一部が隣接するIC接続用金メッキ層7-7間の領域に向かって延在させていることから、保護樹脂10を絶縁基板1上に形成する際、液状前駆体の一部をこの延在部Aに沿って隣接するIC接続用金メッキ層7-7間の領域に流し込み、保護樹脂10の一部を絶縁基板1の上面とドライバーIC5の下面との隙間に良好に充填させることができる。これにより、絶縁基板1とドライバーIC5との間には殆ど気泡が存在しなくなり、液状前駆体を硬化させる際の熱やサーマルヘッドの使用時の熱が印加されてもドライバーIC5を良好に取着・実装させておくことができ、これによってもサーマルヘッドの生産性、並びに信頼性を大幅に向上させることが可能となる。

【0028】しかも、前記帯状金メッキ層9aは、IC接続用金メッキ層7及び外部接続用金メッキ層8等と同じ材質（メッキされた金）により形成されるため、これらの金メッキ層7、8、9aは全て同一の工程で同時に形成することができ、これによってもサーマルヘッドの生産性が高く維持される。

【0029】更に、図2や図3に示す如く、個別電極配線4の一部上面にも個々に金メッキ層9bを被着させておけば、保護樹脂10を絶縁基板1上に形成する際、液状前駆体の流れを発熱素子2側でも良好にせき止めることができ、これによって、保護樹脂10を形成するための液状前駆体の使用量を必要最小限に抑えることができる。従って個別電極配線4の一部上面にも個々に金メッキ層9bを被着させておくことが好ましい。

【0030】また更に、前記帯状金メッキ層9aや個別電極配線4上の金メッキ層9bをIC接続用金メッキ層7から200～400μmだけ離れた位置に形成しておくことにより、個々の金メッキ層7、9a、9bをより正確にパターンニングすることができる。従って帯状金メ

ツキ層9aや金メッキ層9bはIC接続用金メッキ層7から200~400 $\mu$ mだけ離れた位置に形成することが好ましい。

【0031】尚、前記帯状金メッキ層9aは、前述した如く、従来周知の電界メッキ法等を採用し、グランド電極配線6上に2.0~5.0 $\mu$ mの厚みに被着させることによってIC接続用金メッキ層7及び外部接続用金メッキ層8等と同時に形成される。

【0032】そして、前述した複数個のドライバーIC5は保護樹脂10によって共通に被覆される。前記保護樹脂10は、エポキシ樹脂等から成り、複数個のドライバーIC5を大気中に含まれている水分等の接触による腐食や感熱記録媒体の摺接等から保護することに加え、印画に際して感熱紙等の感熱記録媒体をその表面で支持することによって感熱記録媒体を発熱素子2上に案内するための案内部材としても機能する。

【0033】尚、前記保護樹脂10は、例えばエポキシ樹脂から成る場合、液状に成したエポキシ樹脂の前駆体をディスペンサー等を用いて複数個のドライバーIC5上に帯状に塗布し、これを100~200℃の温度で加熱・硬化させることによって複数個のドライバーIC5を共通に被覆するように形成される。

【0034】そして更に、前記絶縁基板1の後端側には、外部配線基板11が半田接合される。前記外部配線基板11は、フレキシブル印刷配線基板(FPC)等から成り、その一端に取着されるコネクタ12を介してプリンタ本体等の外部電気回路に接続され、これによって絶縁基板1上の発熱素子2やドライバーIC5等にプリンタ本体からの電力や印画データ等の信号を供給するようになっている。

【0035】かくして上述した本発明のサーマルヘッドは、ドライバーIC5の駆動に基づき、共通電極配線3及び個別電極配線4間に印加される電源電力によって発熱素子2を個々に選択的に発熱させるとともに、該発熱した熱を感熱紙等の感熱記録媒体に伝導させ、感熱記録媒体に印画データに対応した所定の印画を形成することによってサーマルヘッドとして機能する。

【0036】尚、本発明は上述の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲において種々の変更、改良等が可能である。

【0037】例えば、上述の形態においてはグランド電極配線6の上面に被着した複数個のIC接続用金メッキ層7を一行に配列させたが、これに代えて千鳥状に配列させても構わない。

【0038】また上述の形態において、グランド電極配線6と各種金メッキ層7, 8, 9a, 9bとの間に、両者間の密着力を高く維持するために、ニッケル(Ni)メッキ層やパラジウム(Pd)層などを介在させておいても良い。

【0039】更に上述の形態においては帯状金メッキ層

9aの延在部Aを三角形状になしたが、これに代えて帯状金メッキ層9aの延在部Aを矩形状になしても良い。

【0040】また更に上述の形態においてはIC接続用金メッキ層を四角形状になしたが、これに代えてIC接続用金メッキ層を円形になしても構わない。

【0041】更にまた上述の形態において絶縁基板1上の発熱素子2等を窒化珪素やガラス等から成る保護膜13で被覆しても良いことは勿論である。

【0042】

【発明の効果】本発明のサーマルヘッドによれば、グランド電極配線の表面で、かつ前記IC接続用金メッキ層と外部接続用金メッキ層との間の領域に、ドライバーICの長さ方向と略平行に延びる帯状金メッキ層を形成したことから、保護樹脂を絶縁基板上に形成する際、保護樹脂となる液状前駆体の流れを該前駆体の濡れ性が悪い帯状金メッキ層によって良好にせき止め、保護樹脂のエッジの位置を設定することができる。従って、外部配線基板の半田付けを行うにあたって外部接続用金メッキ層の表面を良好な状態で露出させておくことができ、サーマルヘッドの生産性が向上されるようになる。

【0043】また本発明のサーマルヘッドによれば、前記IC接続用金メッキ層を複数個、設けるとともに、これらIC接続用金メッキ層をドライバーICの長さ方向に沿って一行もしくは千鳥状に配列し、前記帯状金メッキ層の一部を隣接するIC接続用金メッキ層間の領域に向かって延在させて形成することにより、保護樹脂を絶縁基板上に形成する際、液状前駆体の一部をこの延在部に沿ってドライバーICと絶縁基板との隙間に流し込み、保護樹脂の一部を良好に充填することができる。よって、絶縁基板とドライバーICとの間には殆ど気泡が存在しなくなり、液状前駆体を硬化させる際の熱やサーマルヘッドの使用時の熱が印加されてもドライバーICを良好に取着・実装させておくことができ、これによってもサーマルヘッドの生産性、並びに信頼性が大幅に向上される。

【0044】更に本発明のサーマルヘッドによれば、前記帯状金メッキ層は、IC接続用金メッキ層や外部接続用金メッキ層と同じ金メッキにより形成されるため、これらの金メッキ層を全て同一の工程で同時に形成することができ、サーマルヘッドの生産性が高く維持される。

【図面の簡単な説明】

【図1】本発明の一形態にかかるサーマルヘッドの平面図である。

【図2】図1のX-X線断面図である。

【図3】図1のサーマルヘッドに設けられる各種金メッキ層のパターンを示す要部拡大図である。

【図4】従来のサーマルヘッドの断面図である。

【符号の説明】

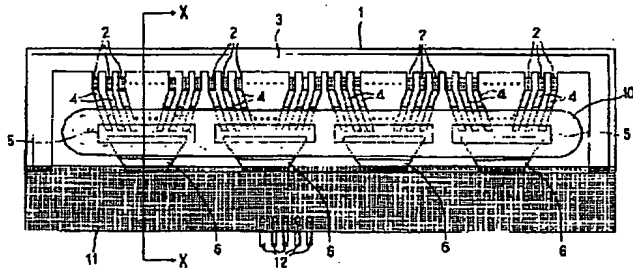
1・・・絶縁基板

2・・・発熱素子

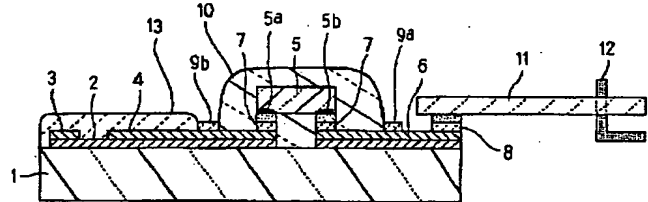
- 3・・・共通電極配線  
 4・・・個別電極配線  
 5・・・ドライバー IC  
 5b・・・端子  
 6・・・グランド電極配線

- 7・・・IC接続用金メッキ層  
 8・・・外部接続用金メッキ層  
 9a・・・帯状金メッキ層  
 10・・・保護樹脂

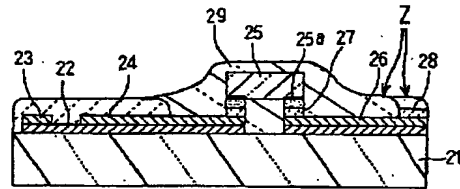
【図 1】



【図 2】



【図 4】



【図 3】

